

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08017679 A

(43) Date of publication of application: 19.01.96

(51) Int. Cl.

H01G 4/38

H01G 2/06

H01G 4/228

H01G 4/12

(21) Application number: 06149529

(71) Applicant: KYOCERA CORP

(22) Date of filing: 30.06.94

(72) Inventor: SHIROTA TOMOO

(54) COMPOSITE CERAMIC CAPACITOR

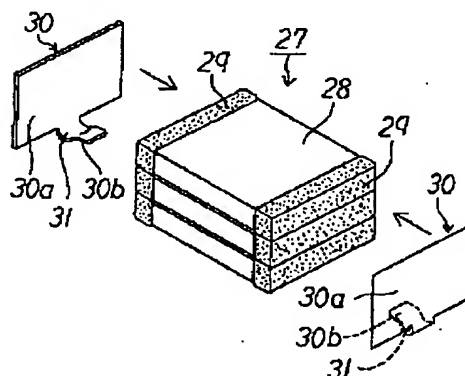
one surface.

(57) Abstract:

COPYRIGHT: (C)1996,JPO

PURPOSE: To eliminate leaching or electrode corrosion at the time of mounting of a substrate and to prevent a failure due to a thermal stress from being generated in a composite ceramic capacitor by a method wherein terminal electrode plates have at least one mounting terminal part, which is bent on the side of one surface of a capacitor main body with a gap to the one surface.

CONSTITUTION: In a composite ceramic capacitor 27, a plurality of pieces of laminated ceramic chip capacitors 28 are joined with each other in such a way as to arrange uniformly terminal electrodes 29 of the capacitors 28 to form a capacitor main body and those fellow terminal electrodes 29 are connected with each other by terminal electrode plates 30. The plates 30 respectively have a main body part 30a to cover the end surfaces of the electrodes 29 of the plurality of pieces of the laminated ceramic chip capacitors 28 and the main body part 30a is provided with at least one mounting terminal part 30b. The part 30b is bent on the side of one surface of the capacitor main body in such a way as to open a gap 31 between the main body part 30a and the



BEST AVAILABLE COPY

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-17679

(43)公開日 平成8年(1996)1月19日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G	4/38			
	2/06			
	4/228			
		7924-5E	H 0 1 G	4/ 38
		9174-5E		1/ 035
				A
				Z
		審査請求	未請求	請求項の数3
				OL (全 11 頁)
				最終頁に続く

(21)出願番号 特願平6-149529  
(22)出願日 平成6年(1994)6月30日

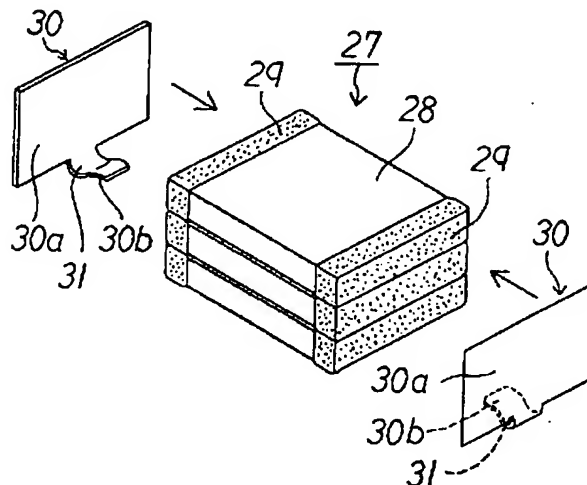
(71)出願人 000006633  
京セラ株式会社  
京都府京都市山科区東野北井ノ上町5番地の22  
(72)発明者 銀田 倫雄  
北海道北見市豊地30番地 京セラ株式会社  
北海道北見工場内

(54)【発明の名称】 複合セラミックコンデンサ

(57)【要約】

【構成】 端部に端子電極29を有する積層セラミックコンデンサ28を複数個、各端子電極29を挿えて接合した直方形状のコンデンサ本体と、そのコンデンサ本体の端面に取着され、各積層セラミックコンデンサ28の端子電極29が接続される端子電極板30とから成る複合セラミックコンデンサ27において、前記端子電極板30が、コンデンサ本体の一面側に、その一面に対し隙間31をもって折り曲げられている少なくとも一つの実装端子部30bを有する。

【効果】 実装端子部30bを設けることにより、基板実装時の半田くわれや電極くわれがなく、熱応力による破損が発生しない複合セラミックコンデンサとなるとともに、表面実装型電解コンデンサとの互換性を実現できる。また、コンデンサ本体の下にも回路基板の配線パターンを通すことができ、回路の実装密度を高めることができる。



## 【特許請求の範囲】

【請求項1】 端部に端子電極を有する積層セラミックコンデンサを複数個、各端子電極を揃えて接合した直方形状のコンデンサ本体と、該コンデンサ本体の端面に取着され、各積層セラミックコンデンサの端子電極が接続される端子電極板とから成る複合セラミックコンデンサにおいて、前記端子電極板はコンデンサ本体の一面側に、該一面に対し隙間をもって折り曲げられている少なくとも一つの実装端子部を有することを特徴とする複合セラミックコンデンサ。

【請求項2】 前記実装端子部を有する端子電極板に、該実装端子部と実質上同じ高さの張出部を設けたことを特徴とする請求項1記載の複合セラミックコンデンサ。

【請求項3】 前記実装端子部を有する端子電極板に、コンデンサ本体の他面と接触する保持部を設けたことを特徴とする請求項1または請求項2記載の複合セラミックコンデンサ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、複数個の積層セラミックコンデンサを積み重ねて接合し、端子電極板で接続することにより複合化した、複合セラミックコンデンサに関するものである。

## 【0002】

【従来の技術】 積層セラミックコンデンサは、小型で小容量から大容量まで広範囲にわたって安定した静電容量特性が得られることから、数多くの電子回路や電子機器等に表面実装用の小型回路素子として広く使用されており、その需要は近年益々高まっている。この積層セラミックコンデンサは、焼成後に誘電体層となるセラミックグリーンシートに、同じく焼成後に内部電極となる導電性ペーストを内部電極パターンとして印刷し、これを複数積層して圧着したものを所定の大きさのチップ形状に切断した後に焼成し、表面実装用の外部電極（端子電極）を付与する工程によって、製造されている。

【0003】 このようにして製造される積層セラミックチップコンデンサにおいて小型で大容量のコンデンサを得るためには、セラミック誘電体を高誘電率化するとともに、誘電体層と内部電極との積層数を多くするか、誘電体層を薄膜化しなければならない。しかし、これらの積層数が多く、さらに薄膜化が進むにつれて、内部電極間の位置ずれが大きくなって所望の特性が得られなくなったり、焼成によってデラミネーションと言われる層間の剥離が生じたりする。従って、多層化並びに薄膜化によって大容量化することには、製造上多くの問題点があり、限界があった。

【0004】 そのため、電子機器の電源回路に使用する平滑コンデンサ等の大容量のものには、一般には電解コンデンサが用いられていた。ところが、トランシーバーや携帯電話、コードレス電話等の電子機器のプリント回

路基板上に電解コンデンサを実装した場合、これらの機器は温度変化の大きい環境下で使用されるため、特に0℃以下の低温環境で電解コンデンサの封止部が収縮し、シール不良が生じて電解液が漏れたり、温度変化に伴う回路基板の伸縮に対してコンデンサの機械的強度が不足する等、温度変化に対する信頼性に劣るという問題点があった。また、電解コンデンサは極性を有し、セラミックコンデンサに比べて高周波特性も劣るため、EMIノイズ対策が不十分になるという問題点もあった。

10 【0005】 これに対し、積層セラミックチップコンデンサは機械的強度や温度特性に優れ、液漏れ等のトラブルもなく、無極性で高周波特性にも優れていることから、これらの特性を活かしつつ大容量化したコンデンサとして、複数の積層セラミックチップコンデンサを積み重ね、各端子電極を端子電極板で一体的に接合して複合化した、複合セラミックコンデンサが提案されている。

【0006】 図7は、そのような複合セラミックコンデンサの例を示す断面図である。同図の複合セラミックコンデンサ1によれば、複数個のセラミックチップコンデンサ2がそれぞれ端子電極3を揃えて積み重ねられ、接着剤4で接合されている。端子電極3には端子電極板5が半田6で接合固定されており、各端子電極3同士を導通している。そして、この複合セラミックコンデンサ1は、回路基板上に設けられた表面実装対応用の接続電極（接続ランド）に、半田付け等の方法により端子電極板5が接続されて、実装され使用される。これにより、電解コンデンサに比べて機械的強度や温度特性に優れ、液漏れ等のトラブルもなく、無極性で高周波特性にも優れた大容量の複合セラミックコンデンサとなる。

30 【0007】 しかし、上記のような複合セラミックコンデンサ1あるいは端子電極板5には、基板への実装時の半田付けにより、半田6に半田くわれ、あるいは端子電極3に電極くわれと言われる現象が生じたり、熱応力が残留するという問題点があった。また、実装後の環境温度の変化により、基板との間で熱膨張あるいは熱収縮の違いによる応力が発生し、基板またはコンデンサ本体あるいは両者の接続部が破損することがあるという問題点もあった。

40 【0008】 そこでこれらの対策として、特開平3-245515号には、図8に分解斜視図で示したような複合セラミックコンデンサ7として、積み重ねたコンデンサチップ8の端子電極9に対して、最下層部から最上層部に亘る端子電極部10aと、それと一体的に形成されて積み重ねたコンデンサチップの底面に沿って内側に折り込まれる折り込み保持部10bとからなる端子電極板10を備えたものが提案されている。このコンデンサ7によれば、端子電極部10aによりコンデンサチップ8の端子電極9同士の接触を完全に行なうことができ、回路基板への実装時に生じる端子電極9の半田くわれを防止すると共に、座りが良いため安定して回路基板上に固定することができ

る、というものである。

【0009】また、特開平4-188810号には、図9に分解斜視図で示したような複合セラミックコンデンサ11として、積み重ねたコンデンサチップ12の端子電極13に対して、熱歪吸収用の孔14a又は切欠きが設けられていて、積み重ねたコンデンサチップ12の端部を被包する折曲部14bが形成された端子電極板14を備えたものが提案されている。このコンデンサ11によれば、回路基板への実装時の熱応力による端子電極13の損傷あるいは電極くわれを防止することができ、熱的な環境変化に対する歪により発生する応力も小さくなる、というものである。

【0010】また、複合セラミックコンデンサに関するものではないが、端子電極板に関するものとして実開昭62-135426号には、図10(a)及び(b)に斜視図で示したような端子板を備えた積層セラミックコンデンサ15が提案されている。同図(a)及び(b)の積層セラミックコンデンサ15は、コンデンサチップ16の両端の外部電極17に、コンデンサ15が実装される実装面に対してほぼ平行に向けられた先端部18aを有する端子板18が接続されている。これによれば、熱的影響による回路基板の伸縮やたわみに応じて端子板18が変形するため、コンデンサチップ16に応力が及ぼされてクラック等が発生することを防止する、というものである。

【0011】さらに、実開平6-21276号には、図11に側面図で示したような端子板を備えたセラミックコンデンサ19が提案されている。同図のセラミックコンデンサ19は、コンデンサチップ20の両端の外部電極21に、取付片22aと起立片22bとによりL字状に形成され、かつ起立片22bの両端を折り曲げて略コ字状の保持部22cを形成し、その弾性により外部電極21を保持するホルダー22を装着したものである。そして、回路基板23のパターン面24に取付片22aを半田25により半田付けすると共に、コンデンサチップ20の底面を接着剤26により基板23に固着するものである。これによれば、コンデンサチップ20と基板23との熱膨張係数の違いにより生じる熱ストレスを、ホルダー22と外部電極21の機械的接続部位で吸収するため、セラミックコンデンサ20が割れたり半田25にクラックが生じることがなくなる、というものである。

【0012】

【発明が解決しようとする課題】しかしながら、上記各提案の構成によっても、以下のような問題点があった。すなわち、特開平3-245515号に提案された構成では、使用時に生じる熱応力によって回路基板またはコンデンサ本体あるいは両者の接続部が破損することがある、という問題点は残されていた。また、この端子電極板10では、折り込み保持部10bが端子電極9とほぼ同じ幅を有するもので、表面実装型の電解コンデンサを回路基板に実装するための接続ランドの寸法とは大きく異なっているため、電解コンデンサとの互換性がなかった。そのため、電解コンデンサとの置き換えを図るに当たっては、

接続ランドの寸法や形状の変更等、回路基板の設計変更を必要とする、という問題点もあった。

【0013】また、スタックコンデンサチップと端子電極板とのハンダ融着方法として、半田槽にディップすること、あるいは遠赤外線でのリフロー、光熱式リフローで方法が開示されているが、いずれの場合も、スタックコンデンサチップの端子電極部と端子電極板との全面が半田付けされるため、ハンダ融着による応力のストレスを機械的に吸収することができない、という問題点もあった。

【0014】さらに、半田槽にディップする場合には、端子電極の半田くわれが発生するという問題点があり、コンデンサチップの磁器に大きな熱ストレスを加えることになるという問題点もあった。また、浸漬後のコンデンサ本体にフラックスや半田ボールなどのクズが付着するため、半田ディップ後の洗浄工程が必要になるとともに、残渣による経時変化が発生する恐れがあるという問題点もあった。

【0015】また、特開平4-188810号に提案された構成によっても、使用時の温度変化による熱応力のために回路基板と端子電極板14との接続部が破損することがある、という問題点は残されており、上述のような電解コンデンサとの互換性の問題点もあった。さらに、端子電極板14に孔または切欠きを設けるに当たっては、高い加工精度を必要とするため加工が難しく、その製造コストも高くなるという問題点もあった。

【0016】さらに、実開昭62-235426号に提案された端子板18では、複合セラミックコンデンサに適用した場合に、積み重ねたコンデンサチップを一体的に保持しつつ外部電極同士の導通をとることが困難である、という問題点があった。また、上述のような電解コンデンサとの互換性の問題点もあった。

【0017】さらにまた、実開平6-21276号に提案された構成でも、ホルダー22と外部電極21との接触にホルダー22の略コ字状の保持部22cの弾性を利用しているため、両者の接触が不安定となるという問題点があった。そのため、複合セラミックコンデンサに適用した場合に、積み重ねたコンデンサチップを一体的に保持しつつ安定して外部電極同士の導通をとることが困難である、という問題点があった。

【0018】本発明は、上記の問題点を解決すべく完成されたもので、その目的は、端子電極を揃えて接合した積層セラミックチップコンデンサを端子電極板により一体的に保持しつつ端子電極同士を安定して導通させ、基板実装時の半田くわれや電極くわれがなく、しかも実装時及び使用時の熱応力によるコンデンサ本体または回路基板あるいは両者の接続部の破損が発生しない、信頼性の高い複合セラミックコンデンサを提供することにある。

【0019】また本発明の目的は、表面実装型電解コン

デンサの接続ランドに対応でき、電解コンデンサとの互換性を実現するとともに、積層セラミックチップコンデンサとの表面実装の互換性も同時に有する複合セラミックコンデンサを提供することにある。

#### 【0020】

【課題を解決するための手段】本発明の複合セラミックコンデンサは、端部に端子電極を有する積層セラミックコンデンサを複数個、各端子電極を揃えて接合した直方形状のコンデンサ本体と、そのコンデンサ本体の端面に取着され、各積層セラミックコンデンサの端子電極が接続される端子電極板とから成る複合セラミックコンデンサにおいて、前記端子電極板は、コンデンサ本体の一面側に、その一面に対し隙間をもって折り曲げられている、少なくとも一つの実装端子部を有することを特徴とするものである。

【0021】また、本発明の複合セラミックコンデンサは、上記構成の複合セラミックコンデンサにおいて、前記実装端子部を有する端子電極板に、その実装端子部と実質上同じ高さの張出部を設けたことを特徴とするものである。

【0022】また、本発明の複合セラミックコンデンサは、上記各構成の複合セラミックコンデンサにおいて、前記実装端子部を有する端子電極板に、コンデンサ本体の他面と接触する保持部を設けたことを特徴とするものである。

#### 【0023】

【作用】本発明の複合セラミックコンデンサは、複数個の積層セラミックチップコンデンサを接合したコンデンサ本体の端子電極の端面に取着した、各端子電極を接続して導通させる端子電極板に対して、そのコンデンサ本体の一面側に少なくとも一つの実装端子部を設け、その実装端子部により回路基板上の接続ランドへ実装するのである。この実装端子部は、積層セラミックチップコンデンサの端子電極幅よりも狭い幅を有するように形成されており、コンデンサ本体の一面に沿ってコンデンサ本体側へ、コンデンサ本体との間に隙間をあけて折り込まれている。実装端子部は、コンデンサ本体には接合されていないことが好ましいが、半田の回り込み等によって一部が接合されていても、本発明の作用効果に対する著しい障害とはならない。

【0024】このような構成によれば、大容量化した複合セラミックコンデンサを、表面実装型電解コンデンサ用の幅の狭い接続ランドにも、実装端子部により互換性を持たせて実装することができる。そして、実装端子部により実装部の面積を小さくできるので、実装時の応力を小さくすることができ、半田くわれや電極くわれをなくすこともできる。

【0025】また、実装端子部とコンデンサ本体との間に隙間をあけていることにより、使用時の温度変化による熱応力をこの部分で吸収し緩和することができるた

め、コンデンサ本体または回路基板あるいは両者の接続部の破損が発生しなくなる。

【0026】さらに、実装端子部とコンデンサ本体との間に隙間をあけていることにより、実装端子部がコンデンサ本体からその分の高さを有することになり、従って、回路基板への実装時にコンデンサ本体を回路基板表面から浮かせることができる。そのため、コンデンサ本体の下にも回路基板の配線パターンを通すことができ、回路の実装密度を高めることが可能になる。

10 【0027】このような実装端子部を、コンデンサ本体の対向する2つの面に設けた場合には、接合された複数個の積層セラミックチップコンデンサを実装端子部で挟み込むことができ、実装端子部にコンデンサ本体を保持する機能を兼ねさせることもできる。

20 【0028】次に、本発明の複合セラミックコンデンサは、上記構成において、実装端子部を有する端子電極板に、実装端子部と実質上同じ高さの張出部を設けている。この張出部は、少なくとも実装端子板が形成されたコンデンサ本体の一面側に設けるようにする。このような張出部を設けることにより、実装時のコンデンサ本体を実装端子部と張出部とによって回路基板上で支持できるため、コンデンサの実装姿勢が安定する。従って、複合セラミックコンデンサの実装時の倒れを防止できるとともに、使用時の振動や衝撃による実装部への機械的応力の集中を低減でき、実装部の破損を防止することができる。

30 【0029】同じく、コンデンサ本体の一面側に複数の実装端子部を設けた場合には、これらの実装端子部が実質上同じ高さを有するため、張出部を設けた場合と同様の作用効果を有する。さらに、これらの実装端子部を1つの接続ランドに接続することにより、同一回路への接続をより確実にしたり、それぞれを異なる接続ランドに接続することにより、1つの複合セラミックコンデンサを複数の回路に並列に接続したりできるので、これにより回路の信頼性を高めたり、実装密度を高めたりすることもできる。

40 【0030】また、実装端子部とこれら張出部もしくは複数の実装端子部との間にも、回路基板の配線パターンを通すことができるので、この場合も回路の実装密度を高めることが可能である。

50 【0031】さらに、本発明の複合セラミックコンデンサは、上記の各構成において、実装端子部を有する端子電極板に、コンデンサ本体の他面に沿って折り込まれた保持部を設けている。この保持部は、実装端子板が形成されていないコンデンサ本体の他面側に設けるようにする。このような保持部を設けることにより、接合された複数個の積層セラミックチップコンデンサを確実に保持することができるとともに、この保持部でもって回路基板の積層セラミックチップコンデンサ用接続ランドに実装することにより、同じ実装面積のセラミックコンデン

サとの互換性を有する大容量のセラミックコンデンサを提供することもできる。

【0032】このように本発明の構成によれば、電解コンデンサに比べて機械的強度や温度特性に優れ、液漏れ等のトラブルもなく、無極性で高周波特性にも優れた大容量の複合セラミックコンデンサとなり、基板実装時の半田くわれや電極くわれがなく、実装時及び使用時の熱応力によるコンデンサ本体または回路基板あるいは両者の接続部の破損が発生しない、信頼性の高い複合セラミックコンデンサとなる。しかも、表面実装型電解コンデンサの接続ランドに対応でき、電解コンデンサとの互換性を実現することができる。さらに、積層セラミックチップコンデンサとの表面実装の互換性も同時に有するものとできる。

#### 【0033】

【実施例】以下、本発明の複合セラミックコンデンサについて、具体例に基づいて詳述する。図1は、本発明の複合セラミックコンデンサの構成の一実施例を示す分解斜視図である。図1の複合セラミックコンデンサ27においては、積層セラミックチップコンデンサ28がその端子電極29を揃えて複数個接合されてコンデンサ本体を形成しており、それら端子電極29同士を端子電極板30により接続している。なお、図中の矢印は、端子電極板30の取付方向を示している。そして、端子電極板30は、複数の積層セラミックチップコンデンサ28の端子電極29の端面を覆う本体部30aを有しており、その本体部30aには、少なくともコンデンサ本体が実装回路基板に面する一面側に、少なくとも1つの実装端子部30bが設けられている。そして、実装端子部30bはコンデンサ本体の一面との間に隙間31をあけて折り曲げられている。この実装端子部30bは、本例では1つ設けた例を示しているが、後述するように、複数設けてもよい。

【0034】この複合セラミックコンデンサ27を一体化した状態及び回路基板への実装状態を、図2(a)の縦断面図及び同図(b)の平面図により説明する。

【0035】図2(a)によれば、複合セラミックコンデンサ27は、複数のセラミックチップコンデンサ28がそれぞれ端子電極29を揃えて積み重ねられ、接着剤32で接合されている。端子電極29には端子電極板30の本体部30aが半田33で接合固定されており、各端子電極29同士を導通している。ここで、端子電極30の実装端子部30bは、コンデンサ本体の一面とは隙間31をあけて、コンデンサ本体側に折り曲げられている。そして、回路基板34の接続ランド35に、実装端子部30bを半田36により半田付けして実装されている。

【0036】このような構成により、表面実装型電解コンデンサ用の幅の狭い接続ランド35にも、実装端子部30bにより互換性を持って実装できるとともに、実装時の応力を小さくすることができ、半田くわれや電極くわれをなくすることもできる。

【0037】また、このように実装端子部とコンデンサ本体の一面との間に隙間をあけていることにより、使用時の温度変化による熱応力をこの部分で吸収して緩和することができ、コンデンサ本体または回路基板あるいは両者の接続部の破損の発生を防止できる。さらに、図2(a)に示したように、コンデンサ本体を回路基板表面から浮かせることができるため、コンデンサ本体の下にも回路基板の配線パターンを通すことができ、回路の実装密度を高めることができる。

【0038】本発明の複合セラミックコンデンサのコンデンサ本体となる複数の積層セラミックチップコンデンサは、図1及び図2に示したように縦に積み重ねて接合するだけでなく、横に並べて接合してもよい。図3は、そのような例を示す図1と同様の分解斜視図である。

【0039】図3において図1と同様の箇所には、同じ符号を付してある。図3の複合セラミックコンデンサ37においては、複数の積層セラミックチップコンデンサ28が、端子電極29を揃えて横に並べて接合されており、それら端子電極29同士を端子電極板30により接続する。端子電極板30は、図1と同様に、複数の積層セラミックチップコンデンサ28の端子電極29の端面を覆う本体部30aを有し、その本体部30aには、少なくともコンデンサ本体が実装回路基板に面する一面側に、少なくとも1つの実装端子部30bが設けられている。そして、実装端子部30bはコンデンサ本体の一面との間に隙間31をあけて折り曲げられている。

【0040】本発明の複合セラミックコンデンサの端子電極板30には、上記の実装端子部30bを、本体部30aの1つの辺、すなわちコンデンサ本体の一面側に複数設けてもよいし、複数の辺、すなわちコンデンサ本体の複数の面側に1つもしくは複数設けてもよい。また、上記の実装端子部30bに加えて、それが形成された側の本体部30aに、実装端子部30bと実質上同じ高さの張出部もしくは複数の実装端子部を設けてもよい。さらに、上記の実装端子部30bが形成されていない側の本体部30aに、コンデンサ本体の他面に接触するように折り込まれた保持部を設けてもよい。そのような端子電極板30の例を図4に示す。

【0041】図4(a)～(u)は、端子電極板30の例を示す斜視図であり、それぞれ四角形の本体部30aに、実装端子部30b及び張出部30c、保持部30dを設けた種々の例を示している。

【0042】図4(a)～(d)は、実装端子部30bと保持部30dとを設けた例であり、(a)は、実装端子部30bと対向する辺に保持部30dを設けた例、(b)は、実装端子部30bの隣の辺に保持部30dを設けた例、(c)は、実装端子部30bと隣り合う対向した辺に保持部30dを設けた例、(d)は、実装端子部30bを設けた以外の3辺に保持部30dを設けた例である。

【0043】図4(e)は、対向する2辺に実装端子部30bを設けた例であり、(f)は、その(e)と(b)とを組み合わせた例、(g)は、(e)と(c)とを組み合わせた例である。

【0044】また、図4(h)は、実装端子部30bを設けた辺の両端に張出部30cを設けた例であり、(i)は、その(h)と(a)とを組み合わせた例、(j)は、(h)と(d)とを組み合わせた例、(k)は、(j)の張出部30cを両側の保持部30dの端部に設けた例である。

【0045】さらに、図4(l)は、(e)と(h)とを組み合わせた例であり、(m)は、(l)の上辺の両端にさらに張出部30cを設けた例、(n)は、(m)の両側の辺に保持部30dを設けた例、(o)は、(n)の張出部30cを両側の保持部30dの両端に設けた例である。

【0046】また、図4(p)は、中央の実装端子部30bの両側にさらに別の実装端子部30bを設けた例であり、(q)は、その上辺に保持部30dを設けた例、(r)は、(q)のさらに両側に保持部30dを設けた例、(s)は、(r)の両側の実装端子部30bをそれぞれ保持部30dの端部に設けた例である。

【0047】そして、図4(t)は、1つの辺に実装端子部30bと張出部30cとを設けた例であり、(u)は、1つの辺に実装端子部30bを2つ設けた例である。

【0048】これらの他にも、上記のいくつかを組み合わせたものや、実装端子部30bまたは張出部30cをさらに多数設けたもの等、種々の応用展開が考えられる。また、図4では四角形の本体部30aを用いた例を示したが、本体部30aの形状としては、接合された複数の積層セラミックチップコンデンサの端子電極の端面を覆う形状であれば、円形や楕円形、半円形、三角形や六角形等の多角形、その他不定形であってもよい。本体部30aの形状が円形や楕円形、半円形、その他不定形の場合は、実装端子部30bを形成された辺や形成されていない辺の境界が明瞭ではなくなるが、その場合は、実質的に回路基板側に位置して実装端子部30bが形成された側や、複数の積層セラミックチップコンデンサの実装端子部30bが形成されていない面に対応する側を、それぞれ同様の辺と見なせばよい。

【0049】また、張出部30cを設ける実装端子部30bが形成された側には、図4(k)、(o)のように、保持部30dを設けることによってその辺が実質的に延長されている場合には、その部分も含まれる。これは、図4(s)のように、複数の実装端子部30bのいくつかを保持部30dに形成する場合も同様である。

【0050】上記のうち、図4(h)及び図4(a)に示した端子電極板、並びに他の構成の端子電極板を用いた複合セラミックコンデンサの構成例を、図5(a)～(c)にそれぞれの縦断面図で示す。図5(a)は、図

4(h)に示した端子電極板を用いた例であり、図5(b)は、図4(a)に示した端子電極板を用いた例である。また、図5(c)は、他の構成の端子電極板を用いた例を示している。なお、図5においても、図1～図4と同様の箇所には、同じ符号を付してある。

【0051】図5(a)の複合セラミックコンデンサ38は、端子電極板30が、本体部30aに、実装端子部30bとその両側に設けられた張出部30cとを備えている。このように、実装端子部30bの設けられた側にそれと実質上同じ高さの張出部30cを設けることにより、回路基板への実装時にコンデンサ38の姿勢が安定し、倒れを防止できるとともに、使用時の振動や衝撃による実装部への機械的応力の集中を低減でき、実装部の破損を防止することができる。なお、この張出部30cに替えて、別の実装端子部30bを設けてもよい。

【0052】図5(b)の複合セラミックコンデンサ39は、端子電極板30が、本体部30aに、実装端子部30bとその対向する側に設けられた保持部30dとを備えている。このように、コンデンサ本体の他面に接触するように折り曲げられた保持部30dを設けることにより、接合された複数の積層セラミックチップコンデンサ28を端子電極板30で確実に保持することができる。この保持部30dとコンデンサ本体の他面との間にも、半田33を回り込ませてよい。また、このコンデンサ39の上下を逆にして、保持部30dでもって回路基板の積層セラミックチップコンデンサ用接続ランドに実装することにより、同じ実装面積のセラミックコンデンサとの互換性を持たせることもできる。

【0053】図5(c)の複合セラミックコンデンサ40は、端子電極板30を、本体部30aに実装端子部30bを設けるとともに、積層セラミックチップコンデンサ28の端子電極29間に受け棚状に介在させる介在部30eを設けた例を示している。この介在部30eは、本体部30aの幅全体に亘って設けてもよいし、一部に設けてもよく、いくつか分割して設けてもよい。また、介在部30eを縦方向に設けて、図3に示したように、積層セラミックチップコンデンサ28を横に並べて配置するようにしてもよい。なお、端子電極板30と端子電極29を接続する半田33は、この介在部30eにも回り込ませてよい。このように、介在部30eを設けることにより、チップコンデンサ28をより確実に保持でき、あるいは端子電極29間をより確実に導通できるようになるとともに、端子電極29の幅の異なるチップコンデンサ28を接合できるので、複合セラミックコンデンサ40の設計の自由度を増すこともできるようになる。

【0054】以上により明らかなように、本発明の複合セラミックコンデンサであれば、そのいずれの構成によっても、表面実装型電解コンデンサ用の幅の狭い接続ランドにも、実装端子部30bにより互換性を持って実装できる。また、実装端子部30bにより実装部の面積を小さ



くできるので、実装時の応力を小さくすることができ、半田くわれや電極くわれをなくすこともできる。そして、実装端子部30bとコンデンサ本体の一面との間に隙間31をあけていることにより、使用時の温度変化による熱応力をこの部分で吸収し緩和することができるため、コンデンサ本体または回路基板あるいは両者の接続部の破損が発生しなくなる。さらに、コンデンサ本体の下あるいは実装端子部30bと張出部30cもしくは別の実装端子部30bとの間にも回路基板の配線パターンを通すことができ、回路の実装密度を高めることが可能になる。

【0055】また、端子電極板30の一辺、すなわちコンデンサ本体の一面側に複数の実装端子部30bを設けた場合、例えば図4(p)～(s)に示したように3つの実装端子部30bを設けた場合には、その電気的等価回路が図6に示すようなものとなる。図6において、両端の○印は実装端子部30bに対応し、中央のコンデンサは、接合された複数の積層セラミックチップコンデンサ28に対応する。これから分かるように、これら複数の実装端子部30bを異なる接続ランドに接続することにより、同一回路への接続をより確実にしたり、1つの複合セラミックコンデンサを複数の回路に並列に接続したりできるので、回路の信頼性を高めたり、実装密度を高めたりすることができ、回路設計の自由度を増すことができる。

【0056】本発明の複合セラミックコンデンサの作製に当たっては、実装する回路基板に応じて、上述のような種々の構成を所望により組み合わせればよい。それにより、様々な電子回路や電子機器に、機械的強度や温度特性に優れ、液漏れ等のトラブルもなく、無極性で高周波特性にも優れた、信頼性の高い大容量の複合セラミックコンデンサを提供することができる。

【0057】本発明の複合セラミックコンデンサの積層セラミックチップコンデンサ28に用いられるセラミック誘電体には、例えば、 $\text{BaTiO}_3$ 、 $\text{LaTiO}_3$ 、 $\text{CaTiO}_3$ 、 $\text{NdTiO}_3$ 、 $\text{MgTiO}_3$ 、 $\text{SrTiO}_3$ 、 $\text{CaZrO}_3$ 、 $\text{SrSnO}_3$ や、 $\text{BaTiO}_3$ に $\text{Nb}_2\text{O}_5$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{ZnO}$ 、 $\text{CoO}$ 等を添加した組成物、 $\text{BaTiO}_3$ の構成原子であるBaをCaで、TiをZrやSnで部分的に置換した固溶体等のチタン酸バリウム系材料、 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$ 、 $\text{Pb}(\text{Fe}, \text{Nd}, \text{Nb})\text{O}_3$ 系ペロブスカイト型構造化合物、 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3 - \text{PbTiO}_3$ 等の2成分系組成物、 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3 - \text{PbTiO}_3 - \text{Pb}(\text{Mg}_{1/2}\text{W}_{1/2})\text{O}_3$ 、 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3 - \text{Pb}(\text{Zn}_{1/3}\text{Nb}_{2/3})\text{O}_3 - \text{PbTiO}_3$ 、 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3 - \text{Pb}(\text{Zn}_{1/3}\text{Nb}_{2/3})\text{O}_3 - \text{Pb}(\text{Sm}_{1/2}\text{Nb}_{1/2})\text{O}_3$ 等の3成分系組成物、あるいはそれらに $\text{MnO}$ 、 $\text{MnO}_2$ 、 $\text{CuO}$ 、 $\text{BaTiO}_3$ 等を添加したもの等の鉛系リラクサー材料などが挙げられる。

【0058】これらのセラミック誘電体を用いた積層セ

ラミックチップコンデンサ28の内部電極を形成する材料には、例えば、Pd、Ag、Pt、Ni、Cu、Pb及びそれらの合金等が挙げられる。

【0059】また、端子電極29の形成に当たっては、内部電極と同様の電極材料にガラスフリットを加えてパインダーと混合した導電性ペーストが用いられる。この導電性ペーストを、チップコンデンサ本体の外面に塗布して焼き付けることにより、所望の端子電極29を形成する。

【0060】端子電極板30を形成する材料には、例えば、Ni、Cu、Fe、Cr、Ag、Au等の金属、並びにそれらの合金などが挙げられる。これらはいずれも、端子電極29に半田付けによって接着できるという点で好ましい。また、SUS（ステンレススチール）、Al、W、Ti、Mo等の金属並びにそれらの合金も使用できる。このような半田付けできない材料を用いた場合は、導電性ボンドなどを使用して接着するとよい。

【0061】端子電極板30の本体部30aの大きさは、接続する積層セラミックチップコンデンサ28の端面電極29を覆うように、適宜設定する。また、厚みは、材料によっても異なるが、残留応力を吸収可能な、適度な損失を有することを考慮して、0.1～0.2 mm程度にするとよい。

【0062】端子電極板30の実装端子部30bの大きさや数は、実装する回路基板の接続ランドの大きさや数に応じて適宜設定する。例えば、大きさについては、EIA J（日本電子機械工業会）規格に準拠した接続ランドのサイズ（φ3～φ6.3の電解コンデンサ用ランド：幅1.6mm、長さ2.2～3.2 mm、間隔0.8～1.9 mm）等に対応させることが好ましく、実装時の位置ずれを考慮して、接続ランドよりやや小さくしておくことが好ましい。また、実装端子部30bとコンデンサ本体の一面との隙間31は、実装時の機械的損失並びにチップ部品としての適度な高さを考慮して、0.2～0.5 mmに設定することが表面実装部品として望ましく、適正損失が保てる限り小さい方が好ましい。

【0063】端子電極板30の張出部30cの大きさは、接地面の面積が小さい程好ましく、必要に応じて適宜設定する。例えば、プリント基板の配線パターンをより多く通すことができることを考慮して、点で接地できる構造に設計すると、単位面積当りのプリント基板の密度をより高めることができるといった点で好ましい。また、この張出部30cの形状は、図4に例示した半円形以外にも、三角形、四角形、台形状、棒状等、種々の形状をとることができる。

【0064】端子電極板30の保持部30dの大きさは、接合した積層セラミックチップコンデンサ28の端子電極29の大きさに応じて適宜設定する。例えば、端子電極板30の取付け時の位置決め精度を確保し、自動機による組立を考慮して、軽く圧入し、挿入後に保持可能なようにす



ると、組立工程並びに組立用治工具が簡略化できるといった点で好ましい。また、この保持部30dの形状も、図4に例示した長方形以外にも、全ての面から実装可能な端子電極構造等、種々の形状をとることができる。そして、種々の形状を組み合わせて、多方向性実装部品としての位置付けを有するようにもできる。

【0065】端子電極板30の介在部30eの大きさや間隔も、接合した積層セラミックチップコンデンサ28の端子電極29の大きさに応じて適宜設定すればよい。また、この保持部30dの形状も、保持部30dと同様に、長方形以外

の種々の形状をとることができる。

【0066】積層セラミックチップコンデンサ28同士を接合する接着剤32としては、エポキシ系、シリコン系、アクリル系等の樹脂接着剤を使用する。中でも、UV硬化性接着剤を用いると、熱硬化性接着剤に比べて、乾燥炉の電力や発熱を低減できるといった点で好ましい。

【0067】端子電極板30と端子電極29を接続する半田33としては、実装時に使用される半田の温度、例えば200～230℃よりも高い温度で使用する高温半田、クリーム半田を使用する。中でも、融点 $260^{\circ}\text{C}$ 以上のものを用いると、実装時の半田付け条件を十分に満足させることができ、高い信頼性が得られるといった点で好ましい。また、数%のAg入り半田を使用すると、さらに半田付けの信頼性が向上するといった点で好ましい。

【0068】また、端子電極板30と端子電極29とは、半田で接合する以外に、導電性ボンドを用いて、接着、接合してもよい。導電性ボンドを用いると、半田を用いる場合と比べて、リフロー炉での高温半田によるフラックス残渣洗浄、半田付工程が不要となり、工程が短縮できるといった点で好ましい。

【0069】なお、端子電極板30と端子電極29とを接続する半田33は、端子電極29の端面と端子電極板30との間のみに塗布するようにし、実装端子部30bあるいは保持部30d、介在部30eと端子電極板30の間には塗布しないことが望ましい。これにより、端子電極板30の接合時、あるいは実装時及び使用時の熱応力を吸収し、緩和することができ、さらに信頼性の高い複合セラミックコンデンサとすることができる。

【0070】端子電極板30の実装端子部30bと回路基板34の接続ランド35とを接続する半田36には、特に限定はなく、通常使用されるクリーム半田などを使用し、リフロー炉などで半田付けすればよい。

【0071】以下、具体例に基づいて詳述するが、これらは本発明の内容を何等限定するものではない。

【0072】鉛系ペロブスカイト誘電体を用いた、 $10\mu\text{F}$ 、 $20\text{V}$ の特性を持つ5750型（長さ5.7mm、幅5.0mm）の積層セラミックチップコンデンサを2個用意し、アクリル系樹脂を主成分とする接着剤を塗布して、端子電極を揃えて2段に接合した後、乾燥炉を通して積層セ

ラミックチップコンデンサの積層体（コンデンサ本体）を得た。

【0073】また、端子電極板としては、図4(a)に示した形状のものを用意した。ここで、端子電極板の厚みは $0.12\text{mm}$ のものをを用い、本体部の大きさは上記コンデンサ本体の端子電極を覆う大きさとし、実装端子部の幅は $1.0\text{mm}$ とし、長さは $1.5\text{mm}$ となるようにした。また、コンデンサ本体の一面と実装端子部との隙間は、約 $0.2\text{mm}$ となるようにし、実装時にコンデンサ本体が回路基板表面から約 $0.3\text{mm}$ 浮くようにした。この実装端子部は、コンデンサ本体の一面との間に隙間をあけて、内側に折り込むように曲げて成形しているため、適度なテンションを有しており、端子電極板はコンデンサ本体の保持機能を有している。

【0074】次に、コンデンサ本体の両端面の端子電極に、各々適量の高温半田を塗布し、端子電極板を取付固定した。このとき、高温半田は端子電極の全面には塗布しないようにした。また、上述のように端子電極板はコンデンサ本体の保持機能を有しているため、コンデンサ本体に固定される。

【0075】その後、高温半田を介して端子電極板が取付固定されたコンデンサ本体を、アルミナ板の治具を用いてリフロー炉を通し、端子電極板とコンデンサ本体の端子電極との半田付けを完了した。

【0076】最後に、超音波洗浄器を用いてフラックス残渣を除去し、以上の工程によって、本発明の複合セラミックコンデンサの実施例として、5750Y5T  $20\mu\text{F}/20\text{V}$ の複合セラミックコンデンサを得た。

【0077】この複合セラミックコンデンサにつき、以下のようにして、外観検査及び電気的特性検査（静電容量、誘電正接、絶縁抵抗の測定）を行ない、評価した。

【0078】外観検査は、倍率10倍の双眼顕微鏡を用いて、外観異常の有無を目視検査した。その結果、100個の検査に対して外観不良は0個であり、皆無であった。

【0079】静電容量及び誘電正接は、デジタルLCRメータ（YHP製4274A）を用いて、周波数 $1\text{kHz}$ 、測定電圧 $1\text{V rms}$ の信号を入力して、50個について測定した。その結果、静電容量の平均値は $21.3\mu\text{F}$ 、最小値は $20.2\mu\text{F}$ 、最大値は $22.1\mu\text{F}$ であり、ばらつきの小さい良好な特性であった。また、誘電正接は、 $0.28\%$ 以下と良好であった。

【0080】絶縁抵抗は、絶縁抵抗計（TOA製SM-9E）を用いて、50個について測定した。その結果、絶縁抵抗の平均値は $2.5 \times 10^4\text{M}\Omega$ 、最小値は $2.0 \times 10^4\text{M}\Omega$ 、最大値は $4.9 \times 10^4\text{M}\Omega$ であり、やはりばらつきの小さい良好な特性であった。

【0081】さらに、この複合セラミックコンデンサについて、回路基板への実装試験として、電解コンデンサの実装ランドに搭載して、半田付け評価を行なった。実装ランドには、EIAJ推奨ランドφ5（E55/日ケ

ミ)を用いて評価した。なお、この実装ランド寸法は、幅1.6mm、長さ2.8mm、間隔1.4mmである。この実装ランドに対して、複合セラミックコンデンサ100個について実装端子部により半田付け実装を行ない、実装ずれ、半田濡れ性、並びに固着強度を調べたところ、いずれも良好であることが確認できた。

#### 【0082】

【発明の効果】以上詳述したように、本発明によれば、端子電極を揃えて接合した積層セラミックチップコンデンサを端子電極板により接続して、一体的に保持しつつ端子電極同士を安定して導通させ、この端子電極板に実装端子部を設けたことにより、基板実装時の半田くわれや電極くわれがなく、しかも実装時及び使用時の熱応力によるコンデンサ本体または回路基板あるいは両者の接続部の破損が発生しない、信頼性の高い複合セラミックコンデンサを提供することができた。

【0083】また、本発明によれば、端子電極板に設けた実装端子部により表面実装型電解コンデンサの接続ランドに対応でき、電解コンデンサとの互換性を実現するとともに、積層セラミックチップコンデンサとの表面実装の互換性も同時に有する複合セラミックコンデンサを提供することができた。

【0084】さらに、本発明の複合セラミックコンデンサによれば、端子電極板に実装端子部を設けたことにより、コンデンサ本体の下あるいは実装端子部と張出部との間、もしくは複数の実装端子部の間にも回路基板の配線パターンを通すことができ、回路の実装密度を高めることが可能になった。

#### 【図面の簡単な説明】

【図1】本発明の複合セラミックコンデンサの一実施例を示す分解斜視図である。

【図2】(a)及び(b)は、本発明の複合セラミック

コンデンサの一実施例を示す縦断面図及び平面図である。

【図3】本発明の複合セラミックコンデンサの他の実施例を示す分解斜視図である。

【図4】(a)～(u)は、それぞれ本発明の複合セラミックコンデンサの端子電極板の例を示す斜視図である。

【図5】(a)～(c)は、それぞれ本発明の複合セラミックコンデンサの他の実施例を示す縦断面図である。

【図6】本発明の複合セラミックコンデンサの一つの実施例の電気的等価回路図である。

【図7】従来の複合セラミックコンデンサの例を示す断面図である。

【図8】従来の複合セラミックコンデンサの他の例を示す分解斜視図である。

【図9】従来の複合セラミックコンデンサの他の例を示す分解斜視図である。

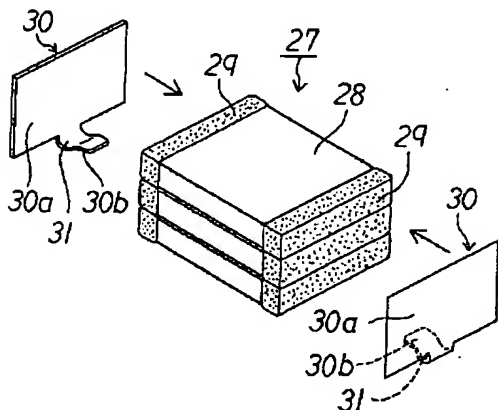
【図10】(a)及び(b)は、従来のセラミックコンデンサの端子電極板の例を示す斜視図である。

【図11】従来のセラミックコンデンサの端子電極板の他の例を示す側面図である。

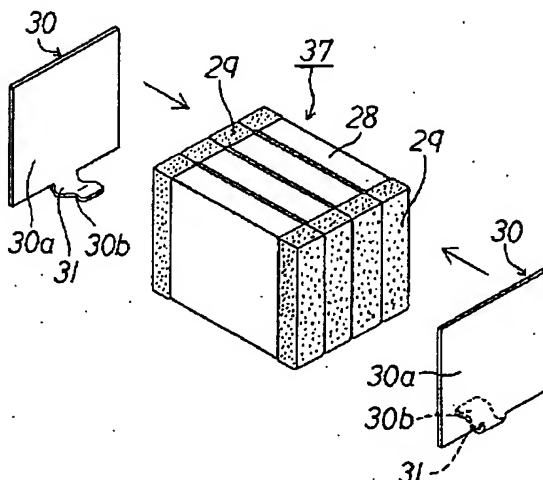
#### 【符号の説明】

- 27、37、38、39、40・・・複合セラミックコンデンサ
- 28・・・積層セラミックチップコンデンサ
- 29・・・端子電極
- 30・・・端子電極板
- 30a・・・本体部
- 30b・・・実装端子部
- 30c・・・張出部
- 30d・・・保持部
- 31・・・隙間

【図1】

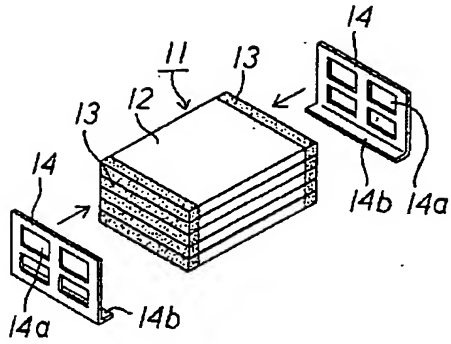


【図3】

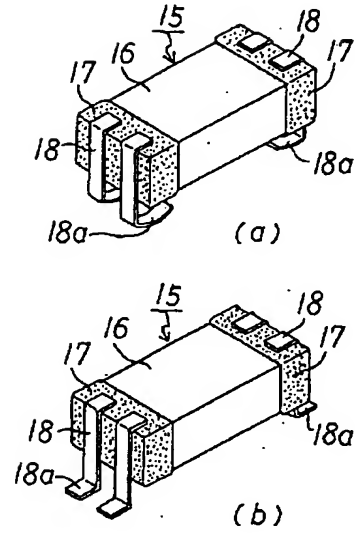




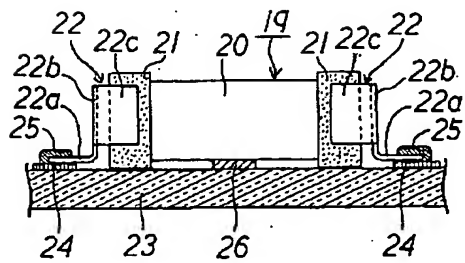
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int. Cl.<sup>6</sup>

H 0 1 G 4/12

識別記号

3 4 3

庁内整理番号

9174-5E

F I

H 0 1 G 1/14

技術表示箇所

J